**Вопросы к зачёту по дисциплине «Основы компьютерной техники»**

1. Классификация систем счисления. Непозиционные системы счисления.
2. Классификация систем счисления. Позиционные системы счисления.
3. Кодированная и расширенная запись чисел в позиционных системах счисления. Схема (правило) Горнера.
4. Основание позиционной системы счисления. Классификация методов перевода чисел из одной позиционной системы счисления в другую.
5. Метод перевода с использованием весов разрядов целых и дробных чисел.
6. Метод перевода целых чисел делением на новое основание.
7. Метод перевода дробных чисел умножением на новое основание.
8. Метод перевода чисел с использованием особого соотношения оснований заданной и искомой позиционных систем счисления.
9. Представление целых двоичных положительные и отрицательные числа в памяти компьютера.
10. Формат представления алгебраических двоичных чисел.
11. Правила формирования кодированной записи алгебраических двоичных чисел.
12. Базовые и модифицированные коды целых и дробных двоичных алгебраических чисел.
13. Обработка переполнения знакового поля в обратном и дополнительном кодах.
14. Обработка переполнения модульного поля в модифицированных обратном и дополнительном кодах.
15. Представление вещественных двоичных алгебраических чисел в формате с фиксированной точкой (запятой) в памяти электронной вычислительной машины.
16. Представление вещественных двоичных алгебраических чисел в формате с плавающей точкой (запятой) в памяти электронной вычислительной машины.
17. Международный стандарт IEEE-754-2008.
18. Представление положительного и отрицательного нуля, положительной и отрицательной бесконечностей, а также «нечисла» (NaN) в соответствии с Международным стандартом IEEE-754-2008.
19. Правила сложения, вычитания, умножения и деления целых двоичных положительных чисел.
20. Правила сложения, вычитания, умножения и деления целых двоично-десятичных положительных чисел.
21. Поразрядные операции. Поразрядное дополнение.
22. Поразрядные операции. Поразрядное сложение.
23. Поразрядные операции. Поразрядное логическое сложение.
24. Поразрядные операции. Поразрядное логическое умножение.
25. Поразрядные операции. Поразрядное логическое исключающее сложение.
26. Поразрядные операции. Операции сдвига.
27. Поразрядные операции. Логический сдвиг влево и вправо.
28. Поразрядные операции. Циклический сдвиг влево и вправо.
29. Поразрядные операции. Арифметический сдвиг влево и вправо.
30. Операция нормализации. Нормализация вещественных двоичных чисел в формате с плавающей точкой (запятой).
31. Сложение (вычитание) двоичных алгебраических чисел в формате с фиксированной точкой (запятой).
32. Умножение двоичных алгебраических чисел в формате с фиксированной точкой (запятой).
33. Деление с восстановлением остатка двоичных алгебраических чисел в формате с фиксированной точкой (запятой).
34. Деление без восстановления остатка двоичных алгебраических чисел в формате с фиксированной точкой (запятой).
35. Сложение (вычитание) двоичных алгебраических чисел в формате с плавающей точкой (запятой).
36. Умножение двоичных алгебраических чисел в формате с плавающей точкой (запятой).
37. Деление с восстановлением остатка двоичных алгебраических чисел в формате с плавающей точкой (запятой).
38. Деление без восстановления остатка двоичных алгебраических чисел в формате с плавающей точкой (запятой).
39. Основные узлы электронной вычислительной машины (компьютера): процессор, память, устройства ввода-вывода.
40. Классическая и шинная архитектура связей.
41. Классификация архитектур по способам расположения команд и данных.
42. Особенности Принстонской архитектуры.
43. Особенности Гарвардской архитектуры.
44. Классификация архитектур по месту хранения операндов: аккумуляторная, стековая, регистровая, регистровая с выделенным доступом к памяти.
45. Принцип двоичного кодирования.
46. Принцип программного управления.
47. Принцип однородности памяти.
48. Принцип адресности.
49. Понятие системы команд процессора.
50. Архитектуры системы команд процессора. CISC-архитектура.
51. Архитектуры системы команд процессора. RISC-архитектура.
52. Группы команд системы команд процессора.
53. Форматы команд.
54. Классификация способов адресации.
55. Непосредственная адресация.
56. Прямая адресация.
57. Косвенная адресация.
58. Относительная адресация.
59. Регистровая адресация.
60. Основные функциональные узлы операционных устройств процессора. Регистры. Назначение, принципы функционирования.
61. Основные функциональные узлы операционных устройств процессора. Сумматоры. Назначение, принципы функционирования.
62. Арифметико-логическое устройство процессора.

Старший преподаватель

кафедры ИСиТ А.Г.Савенко